

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-9444

(P2002-9444A)

(43)公開日 平成14年1月11日(2002.1.11)

(51)Int.Cl.<sup>7</sup>

H 05 K 3/46

識別記号

F I

テマコード(参考)

H 05 K 3/46

N 5 E 3 4 6

H

S

T

H 01 L 23/12

H 01 L 23/12

N

審査請求 未請求 請求項の数 8 OL (全 5 頁)

(21)出願番号

特願2000-192670(P2000-192670)

(22)出願日

平成12年6月22日(2000.6.22)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 皆川 修一

神奈川県秦野市堀山下1番地 株式会社日立製作所エンタープライズサーバー事業部内

(72)発明者 千石 則夫

神奈川県秦野市堀山下1番地 株式会社日立製作所エンタープライズサーバー事業部内

(74)代理人 100075096

弁理士 作田 康夫

最終頁に続く

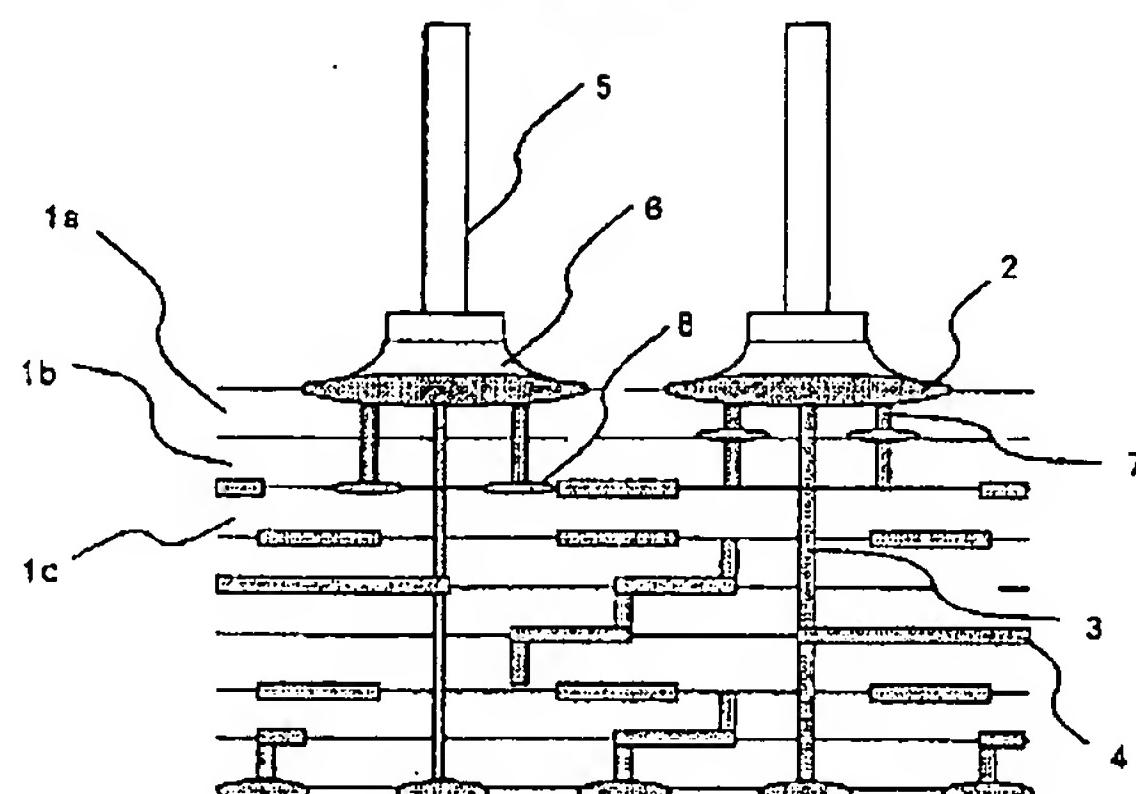
(54)【発明の名称】セラミック多層配線基板の構造

(57)【要約】

【課題】本発明の目的は、セラミック多層配線基板の表面導体パターンのセラミックスとの密着強度を従来の製造技術を用いた方法で安価に向上させることである。

【解決手段】セラミック多層配線基板の入出力ピン設置用表面導体パターンに、絶縁層2層以上の深さを有する電気的に必要の無いダミーのビアホールが接続し、かつそのビアホールがその直径より20%以上大きい内層パッドに接続する構造とする。また、ダミーのビアホールは従来技術で容易に形成可能であり、新たな設備投資の必要性がなく、安価に表面導体パターンのセラミックスとの密着強度を向上させることができる。

図 1



1

## 【特許請求の範囲】

【請求項1】少なくとも表面および内層に導体層が形成された厚膜セラミック多層配線基板において、電気信号を伝達する入出力ピンの設置用表面導体パッドに絶縁層2層以上の深さを有する電気的に必要な無いダミーのピアホールが接続し、かつそのピアホールがその直径より20%以上大きい内層パッドに接続した構造を特徴とするセラミック多層配線基板。

【請求項2】請求項1記載のピアホール径が電気的に必要なピアホールと同一径を有することを特徴とするセラミック多層配線基板。

【請求項3】請求項1記載のピアホールの入出力ピン設置用表面導体パッドとの接続面積の総和が、入出力ピン設置用パッド面積と比べて面積比で1%以上を有することを特徴とするセラミック多層配線基板。

【請求項4】前記セラミック多層配線基板の絶縁材料が、ガラス、結晶化ガラス、これらのうちの一種とセラミックスフィラとの複合材から選ばれる少なくとも一種であることを特徴とする請求項1乃至3記載のセラミック多層配線基板。

【請求項5】前記セラミック多層配線基板の入出力ピンの設置用表面導体パッドが、Cuを含むことを特徴とする請求項1乃至3記載のセラミック多層配線基板。

【請求項6】請求項1記載のピアホールを形成する材料組成が入出力ピンの設置用表面導体パッドを形成する材料組成と異なることを特徴とするセラミック多層配線基板。

【請求項7】請求項1記載のピアホールを形成する材料組成が電気的に必要なピアホールを形成する材料組成と異なることを特徴とするセラミック多層配線基板。

【請求項8】請求項1記載のピアホールを形成する導体材料に、ガラス、結晶化ガラス、アルミナ、ムライト、窒化アルミニウム、窒化ホウ素、チタン、酸化チタン、クロム、酸化クロム、マンガン及び二酸化マンガンの内から選ばれる少なくとも一種を含有して形成することを特徴とするセラミック多層配線基板。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、民生用やコンピュータ用などの電子産業部門に用いられるセラミック多層配線基板の構造及びその製造方法に関する。

## 【0002】

【従来の技術】セラミックスの多層化技術は、電子産業部門において重要な技術である。その中で、半導体素子等の高密度実装に必須のセラミック多層配線基板の材料には、LSIに近い熱膨張、高強度、寸法安定性等優れた特性を有するムライトやアルミナを使用していた。それらの基板は、グリーンシート法で形成されたセラミックスシートに表裏の導通をとるためのピアホールをパンチピンにて形成、ペースト状の配線導体金属をスクリー

2

ン印刷することでピアホール内に配線導体金属を充填、同時にシート表面に配線、電源パターンを形成、それらシート複数枚を積層、熱圧着後、セラミックスと配線導体金属を同時に焼結することで製造される。ムライトやアルミナを基板材料に用いた場合、それらの焼結には1500°C以上の高温が要求され、それに伴って配線導体には1500°C以上の高融点であるモリブデン、タンクステン等の材料が使用してきた。

【0003】しかし、これらの配線導体は高い電気抵抗、高コスト等のデメリットがあることから、近年、電気抵抗が低く安価な銅を配線導体に用いる傾向がある。但し、銅の融点は1089°Cであり、ムライトやアルミナ等の高い焼結温度を必要とする材料を用いることができない。そこでガラス成分を多く含み焼結温度が1000°C以下というガラスセラミック材料が用いられる。しかし、タンクステンやモリブデン等の配線導体とムライトやアルミナの基板材料の濡れ性と比較して、銅はガラスセラミックスとの濡れ性が低い。そのため、両者の密着強度は従来使用してきたモリブデンやタンクステンのような配線導体金属と比較して著しく小さい。これらの理由から、ガラスセラミック基板では、ガラスセラミック基板表面の銅パッドの剥離が発生し問題となっている。特に外部との電気信号の伝達を行なう入出力ピンをガラスセラミック基板表面の銅パッドに直接接合する場合、接合用ろう材の内部応力やろう材とガラスセラミック基板との熱膨張差などで基板表面の銅パッドとその下のガラスセラミックスには大きな応力が生じ、パッドの剥離が発生し易い。また、入出力ピンは近年の基板大形化に伴いその数は数千本に達している。そのため基板の挿抜時に大きな力がかかり、新たなパッドの剥離が発生する。この剥離は、基板の機能を損う上、修復が不可能なことから高価な基板を不良にしなければならず大きな問題となっている。上記理由から入出力ピン設置用銅パッドの剥離を対策することは重要な課題である。

## 【0004】

【発明が解決しようとする課題】上記したように、入出力ピンの設置用表面導体パッドとガラスセラミックスは密着力が弱いため入出力ピンの設置用表面銅パッドの剥離が発生し易い。このため、入出力ピン接合時の銅パッド剥離だけではなく、挿抜時の入出力ピン脱落不良、長期間にわたる接続信頼性等に問題があった。

【0005】本発明の目的は、新規設備導入などのコスト増加を発生させないで、入出力ピンの設置用表面銅パッドとガラスセラミックスの密着強度を向上させたセラミックス多層配線基板構造を提供することにある。

## 【0006】

【課題を解決するための手段】上記課題を解決するため、入出力ピン設置用表面銅パッドとガラスセラミックスの接触面積の増加、および銅ピアホールにアンカー効果をもたらせることを目的に、入出力ピンの設置用表面銅

3

パッドに電気的に必要な無いダミーのビアホールを複数接続しておく。また、基板内層に配置したパッドに、ダミーのビアホールを接続することでビアホールに大きなアンカー効果を持たせることができる。このとき、表面から一層目に内層パッドを配置すると、入出力ピンに力がかかった場合、強度の弱いガラスセラミックスは内層パッドを基点にして基板表面に向かって破断するため、2層目より深い位置に配置することが必須となる。さらに、ダミーのビアホールは電気的に必要ないので、基板の熱膨張と大きな差がない範囲であれば、ガラスセラミックスと銅の両者に密着力大きい組成を選択することが可能である。これらの方法により、入出力ピン設置用銅パッドとガラスセラミックスの密着強度は著しく向上し、入出力ピン設置用銅パッドの剥離を対策できる。

【0007】本発明のもう一つの特徴は、ダミーのビアホールの形成は従来の製造方法と同様であり、新たな作業や工数増加がないため、コストの増加なく入出力ピンの設置用表面銅パッドとガラスセラミックスの密着強度を向上させることである。

#### 【0008】

【発明の実施の形態】以下、本発明を実施例によってさらに詳細に示すが本発明はこれらに限定されない。

【0009】図1に本発明のセラミック多層配線基板構造の一実施例を基板断面図で、また図3に本発明のセラミック多層配線基板製造方法の一実施例を断面で示す。

【0010】図1に示すように、本発明のセラミック多層配線基板の1実施例では、ガラスセラミックスからなる絶縁層のうち最表面絶縁層1aの表面に入出力ピンの設置用表面銅パッド2が配置され、その上に入出力ピン5がろう材6を介して接続されており、内部には導通用銅ビアホール3、内層銅パターン4、そして電気的に必要な無いダミーのビアホール7が入出力ピン設置用銅パッド2に接続されている。ダミーのビアホール7は接触面積を大きくするため、表面から2層目の絶縁層1bを貫通し、またアンカー効果を持たせるために絶縁層1bと絶縁層1c間で内層パッド8に接続させている。さらに、ダミーのビアホール7は、ガラスセラミックスとのミクロなアンカー効果を目的に、アルミナを5%以上含有させる。

【0011】図2に上記構造を採用する前後の入出力ピン5の引っ張り強度を示す。ダミーのビアホールを配置する前は20Nであったが、配置後は30Nと著しい強度の向上がみられた。

【0012】図3の(a)～(f)は本発明に関する製造方法の一実施例である。まず、ホウケイ酸ガラスとムライトの二種類を主成分とするセラミック粉体に、有機バインダ、溶剤を加えてスラリーを作成し、ドクターブレードを用いたキャスティング法によって、焼成後セラミック絶縁層となるグリーンシート9を所望枚形成する(a)。

4

【0013】次に、上記グリーンシート9に、パンチングで、セラミック絶縁層にビアホール10を形成する(b)。

【0014】そして、電気的に必要なビアホールを形成するため銅粉末にビヒクルを加えたペースト状銅粉末を穴埋め印刷によって、上記ビアホール10に充填し、セラミック絶縁層間の導通をとる銅ビアホール11を形成する。電気的に必要な無いダミーのビアホール12を同組成で作成する場合は同時に穴埋め印刷を行なうが、異なる組成を用いる場合は個別に穴埋め印刷をする(c)。

【0015】そして、グリーンシート9上に表面あるいは内層パターンを印刷する。この時、上記電気的に必要な無いダミーのビアホール12が入出力ピンの設置用表面銅パッド13に接続されるような構造に、また内層にはダミーのビアホール12に内層パッド14が配置されるような構造にする(d)。

【0016】そして、同様に作成した複数枚のグリーンシート9を用いて順次積み重ね、積層体とし、この積層体を、プレス機等を用いて熱間接着し、接着体15を得る。得られた接着体15を、窒素、水蒸気雰囲気中で加圧しながら780～920℃で0～8時間、脱バインダを行い、その後、窒素雰囲気中、銅の融点以下の温度でセラミック絶縁層を焼結させ、本発明による多層配線基板16を得る。以上のように本実施例のセラミック多層配線基板は、従来から用いられてきたセラミック多層配線基板の製造技術をほぼそのまま使用して形成することができるので、コストの増加なく製造することができる。

#### 【0017】

【発明の効果】本発明によれば、以上説明したように従来から用いられてきたセラミック多層基板の製造技術をそのまま使用して、厚膜セラミック基板表面の入出力ピン設置用表面銅パッドのガラスセラミックスとの密着強度を大きく向上させることができあり、長期信頼性、入出力ピン接合時の応力による表面パッドの剥離対策を実現できる。また、従来の製造技術を用いるため、設備の新規導入などの費用が発生しないため、安価に対策を実現できる。

#### 【図面の簡単な説明】

【図1】本発明の電気的に必要な無いダミーのビアホールを入出力ピンの設置用表面導体パッドに接続した構造を有するセラミック多層配線基板の一実施例を示す図である。

【図2】本発明の電気的に必要な無いダミーのビアホールを入出力ピンの設置用表面導体パッドに接続した構造を有するセラミック多層配線基板製造方法の一実施例を示す図である。

【図3】本発明に関する製造方法の一実施例を示す図である。

5

6

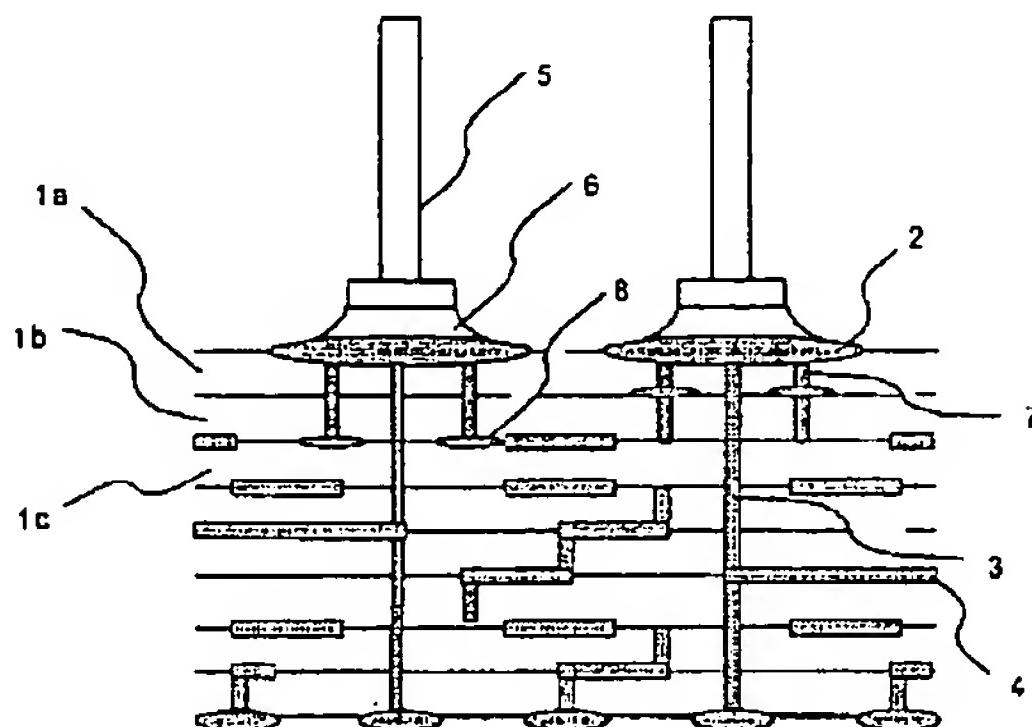
## 【符号の説明】

1a…セラミック絶縁層(最表面)、1b…セラミック絶縁層(表面から2層目)、1c…セラミック絶縁層(表面から3層目)、2…入出力ピンの設置用表面銅パッド、3…ピアホール、4…内層導体パターン、5…入出力ピン、6…入出力ピン接続用ろう材、7…ダミーの

ビアホール、8…内層銅パッド、9…グリーンシート、10…ピアホール、11…アルミナ含有銅ペーストが充填されたピアホール、12…銅ペーストが充填されたピアホール、13…入出力ピンの設置用表面銅パッド、14…内層銅パッド、15…接着体、16…焼結体。

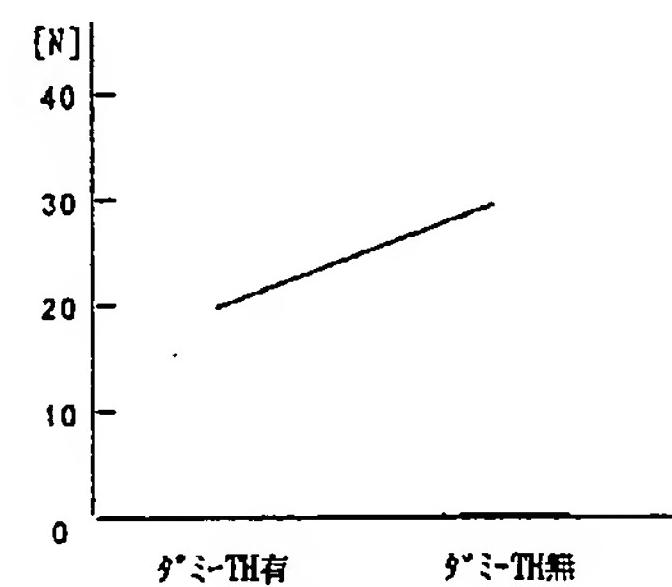
【図1】

図 1



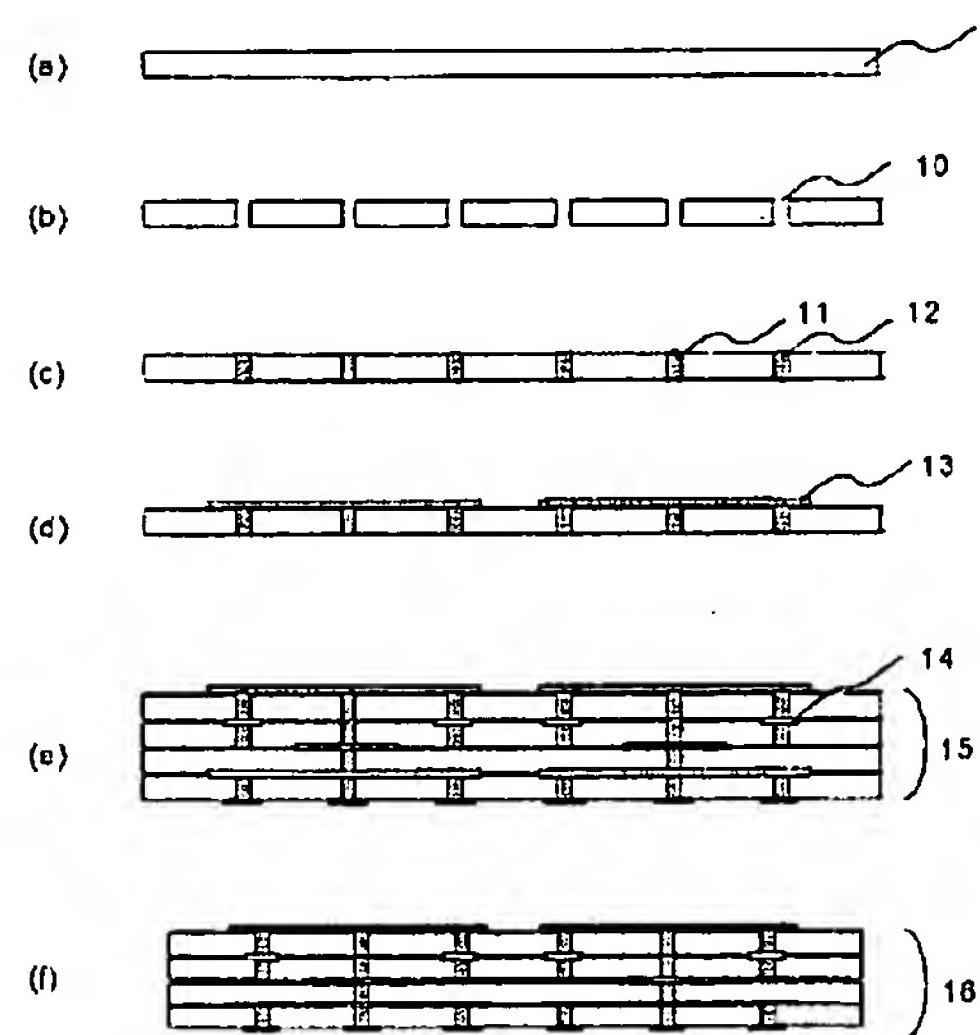
【図2】

図 2



【図3】

図 3



フロントページの続き

(72)発明者 見間 久智  
神奈川県秦野市堀山下1番地 株式会社日立製作所エンタープライズサーバー事業部内

(72)発明者 遠矢 伸一郎  
神奈川県秦野市堀山下1番地 株式会社日立製作所エンタープライズサーバー事業部内

(72)発明者 根津 利忠  
神奈川県秦野市堀山下1番地 株式会社日  
立製作所エンタープライズサーバー事業部  
内

(72)発明者 小粥 義弘  
神奈川県秦野市堀山下1番地 株式会社日  
立製作所エンタープライズサーバー事業部  
内

F ターム(参考) 5E346 AA12 AA15 AA35 AA38 AA41  
AA43 BB01 BB16 BB20 CC16  
CC18 CC31 DD02 DD34 EE24  
EE27 FF18 HH07 HH11

PAT-NO: JP02002009444A

DOCUMENT-IDENTIFIER: JP 2002009444 A

TITLE: STRUCTURE OF CERAMIC MULTILAYER INTERCONNECTION BOARD

PUBN-DATE: January 11, 2002

INVENTOR-INFORMATION:

NAME	COUNTRY
MINAGAWA, SHUICHI	N/A
SENGOKU, NORIO	N/A
MIMA, HISATOMO	N/A
TOYA, SHINICHIRO	N/A
NEZU, TOSHITADA	N/A
KOKAYU, YOSHIHIRO	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
HITACHI LTD	N/A

APPL-NO: JP2000192670

APPL-DATE: June 22, 2000

INT-CL (IPC): H05K003/46, H01L023/12

**ABSTRACT:**

**PROBLEM TO BE SOLVED:** To inexpensively improve adhesion with the ceramics of the surface conductor pattern of a ceramic multilayer interconnection board by a method using a conventional manufacturing technique.

**SOLUTION:** A dummy via hole that has a depth of at least two insulating layers and is not required electrically is connected to the surface conductor pattern for installing an I/O pin on the ceramic multilayer interconnection board and at the same time to an inner-layer pad being larger than the diameter of the via hole by 20% or more. Also, the dummy via hole can be easily formed by the conventional technique without requiring new facilities, thus inexpensively improving the adhesion with the ceramics of the surface conductor pattern.

**COPYRIGHT:** (C)2002,JPO